

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

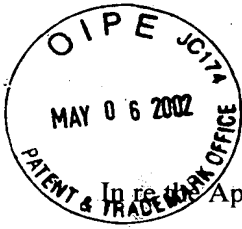
Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.



PATENT APPLICATION

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Application of

Chikaho IKEDA

Group Art Unit: 2875

Application No.: 10/090,146

Filed: March 5, 2002

Docket No.: 112116

For: APPARATUS FOR DRIVING LIGHT EMITTING ELEMENT AND SYSTEM FOR
DRIVING LIGHT EMITTING ELEMENT

CLAIM FOR PRIORITY

Director of the U.S. Patent and Trademark Office
Washington, D.C. 20231

Sir:

The benefit of the filing dates of the following prior foreign applications filed in the following foreign country is hereby requested for the above-identified patent application and the priority provided in 35 U.S.C. §119 is hereby claimed:

Japanese Patent Application No. 2001-060403 filed March 5, 2001; and

Japanese Patent Application No. 2002-049925 filed February 26, 2002.

In support of this claim, certified copies of said original foreign applications:

 X are filed herewith.

 were filed on in Parent Application No. filed .

 will be filed at a later date.

It is requested that the file of this application be marked to indicate that the requirements of 35 U.S.C. §119 have been fulfilled and that the Patent and Trademark Office kindly acknowledge receipt of these documents.

Respectfully submitted,

James A. Oliff
Registration No. 27,075

Thomas J. Pardini
Registration No. 30,411

JAO:TJP/zmc

Date: May 6, 2002

OLIFF & BERRIDGE, PLC
P.O. Box 19928
Alexandria, Virginia 22320
Telephone: (703) 836-6400

DEPOSIT ACCOUNT USE
AUTHORIZATION

Please grant any extension
necessary for entry;

Charge any fee due to our
Deposit Account No. 15-0461



日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年 3月 5日

出 願 番 号

Application Number:

特願2001-060403

[ST.10/C]:

[JP2001-060403]

出 願 人

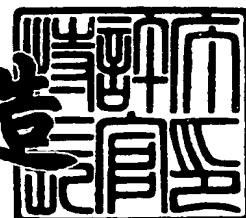
Applicant(s):

富士ゼロックス株式会社

2002年 3月 8日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2002-3014798

【書類名】 特許願

【整理番号】 FE00-01824

【あて先】 特許庁長官 殿

【国際特許分類】 B41J 2/44

【請求項の数】 12

【発明者】

 【住所又は居所】 神奈川県海老名市本郷 2 2 7 4 番地 富士ゼロックス株式会社 海老名事業所内

 【氏名】 池田 周穂

【特許出願人】

 【識別番号】 000005496

 【氏名又は名称】 富士ゼロックス株式会社

【代理人】

 【識別番号】 100086298

 【弁理士】

 【氏名又は名称】 船橋 國則

 【電話番号】 046-228-9850

【手数料の表示】

 【予納台帳番号】 007364

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 発光素子駆動装置

【特許請求の範囲】

【請求項 1】 直流電流を流して発光させる発光素子の駆動端に対し、入力データに対応した電圧を実質的に直接印加することによって前記発光素子を駆動する電圧印加手段を具備することを特徴とする発光素子駆動装置。

【請求項 2】 前記電圧印加手段は、電圧源と、該電圧源と前記発光素子との間に挿入され前記入力データに基づいて制御されるスイッチ手段とを有し、前記電圧源の出力端から前記発光素子の駆動端までの抵抗値が前記発光素子の内部抵抗値よりも小さいことを特徴とする請求項 1 記載の発光素子駆動装置。

【請求項 3】 前記電圧源は、出力を負帰還する負帰還ループを持ち、所定入力電圧を増幅するバッファアンプを有することを特徴とする請求項 2 記載の発光素子駆動装置。

【請求項 4】 前記電圧源は、前記バッファアンプの出力に、前記スイッチ手段からみた前記発光素子の寄生容量よりも大きな容量手段を持つことを特徴とする請求項 3 記載の発光素子駆動装置。

【請求項 5】 前記スイッチ手段は、前記入力データに基づいて前記電圧源の出力電圧と前記発光素子をバイアスするバイアス電圧とを切り替えることを特徴とする請求項 2 記載の発光素子駆動装置。

【請求項 6】 前記発光素子はレーザ素子であり、
前記電圧印加手段は、前記レーザ素子を順バイアス状態にしかつレーザ発振閾値電圧よりも低い第 1 の電圧を発生する第 1 の電圧源と、前記レーザ素子を順バイアス状態にしかつレーザ発振閾値電圧以上の第 2 の電圧を発生する第 2 の電圧源と、前記第 1 の電圧と前記第 2 の電圧とを切り替えて前記レーザ素子の駆動端に直接印加するスイッチ手段とを有することを特徴とする請求項 1 記載の発光素子駆動装置。

【請求項 7】 前記レーザ素子は面発光型レーザ素子であることを特徴とする請求項 6 記載の発光素子駆動装置。

【請求項 8】 前記面発光型レーザ素子は複数のレーザ光を発光する複数の

発光部を有し、

前記第 1 の電圧は、前記複数の発光部のうち 2 個以上の発光部に対して共通に印加されることを特徴とする請求項 7 記載の発光素子駆動装置。

【請求項 9】 前記第 1、第 2 の電圧源は、出力信号を帰還することによって出力のインピーダンスを下げる負帰還回路と、前記スイッチ手段から見た前記レーザ素子の寄生容量よりも大きな容量を有して前記出力に接続された容量手段とを含み、前記出力から前記レーザ素子までの抵抗値がレーザ発光時の前記レーザ素子の微分抵抗値よりも小さい

ことを特徴とする請求項 6 記載の発光素子駆動装置。

【請求項 10】 前記スイッチ手段の切り替えによる前記負帰還回路の出力電流の変動を補償する補償電流を前記レーザ素子の駆動端に供給する電流供給手段をさらに備える

ことを特徴とする請求項 9 記載の発光素子駆動装置。

【請求項 11】 前記電流供給手段は、電流源と、前記スイッチ手段が第 2 の電圧源に切り替えるときに前記電流源を前記レーザ素子の駆動端に接続し、前記スイッチ手段が第 1 の電圧源に切り替えるときに前記電流源を前記レーザ素子の駆動端から分離する第 2 のスイッチ手段を含むことを特徴とする請求項 10 記載の発光素子駆動装置。

【請求項 12】 前記電流供給手段は、MOS トランジスタによって構成された電流源と、この電流源と前記レーザ素子の駆動端との間に接続された MOS スイッチとを有し、前記電流源の MOS トランジスタと前記 MOS スイッチとがデュアルゲート MOS トランジスタで形成されている

ことを特徴とする請求項 10 記載の発光素子駆動装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、直流電流を流して発光させる発光素子を駆動する発光素子駆動装置に関し、特に面発光型レーザ素子に代表される内部抵抗（シリーズ抵抗）が大きい発光素子の駆動に用いて好適な発光素子駆動装置に関する。

【 0 0 0 2 】

【従来の技術】

レーザ光を光源とするレーザゼログラフィーの分野では、より高解像度化、より高速化の要求が強くなってきている。入力画像データに応じてレーザ素子の駆動をオン・オフ制御する速度（以下、変調速度と記す）には限度がある。レーザ光のビーム数を1本とした場合には、主走査方向の解像度のみならず、副走査方向の解像度をも上げようとする、変調速度が犠牲にならざるを得ない。したがって、変調速度を上げずに副走査方向の解像度を上げるためには、レーザ光のビーム数を増すしかない。レーザ光のビーム数を例えば4本にした場合は、変調速度を1本の場合と同じと仮定すると、主走査・副走査方向の解像度を2倍に向上できる。

【 0 0 0 3 】

ところで、半導体レーザは、レーザ光が活性層と平行な方向に取り出される構造の端面発光型レーザ素子（以下、単に端面発光レーザと称す）と、レーザ光が活性層に垂直な方向に取り出される構造の面発光型レーザ素子（以下、単に面発光レーザと称す）とに大別される。従来、レーザゼログラフィーでは、レーザ光源として一般的に端面発光レーザが用いられていた。

【 0 0 0 4 】

しかしながら、レーザ光のビーム数を増やすという観点からすると、端面発光レーザは技術的に難しいとされており、構造上、端面発光レーザよりも面発光レーザの方がレーザ光のビーム数を増やすのに有利である。このような理由から、近年、レーザゼログラフィーの分野において、より高解像度化、より高速化の要求に答えるべく、レーザ光源として、多数のレーザ光ビームを出射可能な面発光レーザを用いた装置の開発が進められている。

【 0 0 0 5 】

ここで、従来、レーザゼログラフィーに用いられているレーザ駆動装置について説明する。このレーザ駆動装置としては、従来より、電圧駆動型、電流出力電圧駆動型および電流駆動型の3タイプに大別される。以下、各タイプのレーザ駆動装置について説明する。

【0006】

先ず、電圧駆動型のレーザ駆動装置として、レーザ素子に印加する電圧を直接駆動回路側で制御する構成のものが知られている（例えば、特開平11-68198号公報参照）。このレーザ駆動装置は、ロジックゲートの電源電圧を直接制御することで光量を調整できるようになっているため、極めて安価に構成することができる。

【0007】

次に、電流出力電圧駆動型のレーザ駆動装置として、電流源とレーザ素子とが直列に接続され、このレーザ素子に並列に接続される終端抵抗を用いて駆動電圧をレーザ素子の間近で発生させる構成のものが知られている（例えば、特開昭59-18964号公報参照）。このレーザ駆動装置の場合、出力が電流源より流れる電流であり、任意の電流を生成することは出力インピーダンスの低い電圧を多数生成するのに比較して容易である。

【0008】

最後に、電流駆動型のレーザ駆動装置として、定電流回路で発生した電流を、電流スイッチでON/OFF制御してレーザ素子に供給する構成のものが知られている（例えば、特開昭57-13790号公報参照）。従来、端面発光レーザの駆動には、この電流駆動型のレーザ駆動装置が一般的に使用されてきた。その理由は以下の通りである。

【0009】

図14に示すように、端面発光レーザでは印加電圧に対して駆動電流が指数関数的に増大していくため、電圧で制御しようとする、バイアスポイントにより微分抵抗（ $\Delta V / \Delta I$ ）が変動し、制御のための負帰還ループに非線型要素が入り込むため制御が難しくなる。これに対して電流で駆動すると、レーザ発振の閾値電流以上では、光量と電流とが比例するため負帰還ループが線形要素で構成されることになり、制御が容易となるためである。さらに、多数のレーザ素子を駆動しなければならない場合であっても、電流駆動であれば、比較的容易にレーザ素子ごとに電流源を設けることができるからである。

【0010】

【発明が解決しようとする課題】

ここで、レーザゼログラフィーに用いることができる面発光レーザと、従来の端面発光レーザとの駆動上の電氣的な違いについて説明する。その違いは、図 1 4 に示したように、従来の端面発光レーザではレーザ素子への印加電圧に対して電流が 1 0 0 m A 程度まで指数関数的に増大するのに対して、面発光レーザでは数 1 0 0 μ A の小さな電流で電圧－電流特性が直線関係になることにある。

【0 0 1 1】

その理由は次の通りである。すなわち、面発光レーザをレーザゼログラフィーに用いる場合、レーザ光が拡散しないようにするためにシングルモードで発光させる必要があり、そのためには発光領域を絞らなければならない。発光領域を絞ることにより、接合面積が小さくなってしまい、図 1 5 に示す面発光レーザの等価回路において、内部抵抗の抵抗値が高くなることに起因する。このため、小さい電流を流しただけで、電圧－電流特性が直線領域に入ってしまう。

【0 0 1 2】

一方、端面発光レーザの場合も、電流を増やしていくと、内部抵抗が原因で最終的に電圧－電流特性が直線になる。しかし、直線領域に入る電流値は、面発光レーザと比較すると一桁以上の違いがある。すなわち、端面発光レーザでは、図 1 6 に示す等価回路において、内部抵抗の抵抗値が数 1 0 Ω であるのに対して、面発光レーザでは、内部抵抗の抵抗値が数 1 0 0 Ω となり、一桁以上大きな値となっている。

【0 0 1 3】

面発光レーザではさらに、レーザゼログラフィーにおいて、より高解像度化、より高速化の要求に答えるべく、多数のレーザ光を発光する多数の発光部を具備した場合、多数の発光部を駆動しなければならないため駆動装置が大きくなる傾向にある。このため、図 1 7 に示すように、引き回し配線の配線距離が長くなってしまう。また、図 1 7 から明らかなように、多数の引き回し配線が並行に並ぶことになるため、寄生容量が大きくなったり、線間容量や共通インピーダンスによるクロストークが生じ易くなる。

【0 0 1 4】

変調速度の点から見ると、端面発光レーザの場合、内部抵抗の抵抗値が小さく（図 1 6 を参照）、図 1 8 に示すように、引き回し配線は短く、寄生容量が小さい。この結果、内部抵抗の抵抗値 R および寄生容量の容量値 C で決まる時定数 τ が小さいため、図 2 0 に示すように、駆動電流波形の立ち上がり、立ち下がりは一急峻になる。一方、面発光レーザの場合、上述したように、内部抵抗の抵抗値が大きく（図 1 5 を参照）、しかも配線長が長く、隣接配線との寄生容量を含めた容量が大きいため、時定数 τ が大きくなる。したがって、図 1 9 に示すように、駆動電流波形の立ち上がり、立ち下がりが非常に緩慢になる。

【 0 0 1 5 】

先述した従来の電流駆動型レーザ駆動装置では、端面レーザの場合は 1 n s e c 近くで立ち上がる。これに対して、面発光レーザの場合は時定数が端面発光レーザの時定数に比べて数 1 0 倍になり、変調速度は数 1 0 M H z 程度である。これは、発光するレーザ光のビーム数が多いものに拘わらず、全体的に変調速度が上がらないことを意味する。したがって、この変調速度を大幅に改善しなければ、レーザゼログラフィーにおいてそのレーザ光源として面発光レーザを使うメリットは生じない。

【 0 0 1 6 】

以上の観点から、多数のレーザ光ビームを出射可能な面発光レーザを駆動するには、電流駆動型駆動装置よりも電圧駆動型駆動装置の方が有利である。また、電流出力電圧駆動型駆動装置の場合、電流出力をレーザ素子と並列に接続した抵抗に流し、その電圧降下でレーザ素子を駆動する方式もあるが、変調速度を上げるには並列抵抗の抵抗値を下げねばならず、その分消費電流が大幅に増大する。

【 0 0 1 7 】

ここで再度、先述した特開平 1 1 - 6 8 1 9 8 号公報に記載の電圧駆動型レーザ駆動装置について考察する。この従来例に係る電圧駆動型レーザ駆動装置は、図 2 1 に示すように、CMOS のロジックゲート 1 0 1 を使い、グランドレベルと電源電圧との 2 つの電位を切り替えて抵抗 1 0 2 を介してレーザ素子 1 0 3 に印加するとともに、レーザ素子 1 0 3 から出力されるバック光をフォトダイオード 1 0 4 で受光し、その受光量に基づいてフィードバック回路 1 0 5 を介してロ

ジックゲート 1 0 1 の電源電圧を直接制御することにより、レーザ素子 1 0 3 が所望の光量で発光するようにその光量制御を自動的に行う構成となっている。また、フィードバック回路 1 0 5 には、光量制御のための電圧源 1 0 6 が設けられている。

【 0 0 1 8 】

しかしながら、上記構成の従来例に係る電圧駆動型レーザ駆動装置では、ロジックゲート 1 0 1 とレーザ素子 1 0 3 との間に抵抗 1 0 2 を設けて実質的には電流駆動することで制御性を確保している。これにより、この従来例に係る電圧駆動型レーザ駆動装置で面発光レーザを駆動するとした場合には、面発光レーザとの間に介在する抵抗 1 0 2 が変調速度を抑える原因となるため、変調速度の高速化の妨げとなってしまう。

【 0 0 1 9 】

また、駆動の対象としている面発光レーザをレーザゼログラフィーに適用しようとした場合には、多数の発光部の各々について自動光量制御を行わなければならないため、駆動のためのロジックゲート 1 0 5 ごとに電圧源 1 0 6 を個別に設ける必要がある。さらに、通常、ロジックゲートの電源は共通になっていることから、複数のゲートを含む 1 個の I C で個別にレーザ（発光部）を制御することはできない。

【 0 0 2 0 】

またこのとき、電圧源 1 0 6 に要求される性能としては、出力インピーダンスが低くなければならない。そのためには、電源出力のデカップリングコンデンサを I C チップ内に設けたり、電源回路の出力インピーダンスを下げるためには一般的にバイアス電流を増加するなどの対策を講じる必要がある。しかしながら、デカップリングコンデンサを設けたり、バイアス電流を増加するなどの対策を講じた場合、実装上および消費電力の観点から I C チップを設計する上で大きな制約となる。

【 0 0 2 1 】

本発明は、上記課題に鑑みてなされたものであり、その目的とするところは、消費電力を増すことなく、かつ I C 化の制約もなく、面発光レーザなどの発光素

子を電圧駆動にて駆動し、変調速度の高速化を可能とした発光素子駆動装置を提供することにある。

【 0 0 2 2 】

【課題を解決するための手段】

請求項 1 記載の発光素子駆動装置は、直流電流を流して発光させる発光素子の駆動端に対し、入力データに対応した電圧を実質的に直接印加することによって発光素子を駆動する電圧印加手段を具備する構成となっている。かかる構成の発光素子駆動装置において、当該駆動装置とその駆動対象となる発光素子の駆動端との間には、変調速度を抑える原因となる抵抗成分が介在しない。したがって、発光素子を実質的に直接電圧駆動することで高い変調速度を実現できる。駆動対象の発光素子としては、面発光レーザや E L (electroluminescence) 素子などの内部抵抗が比較的大きい発光素子が好ましい。

【 0 0 2 3 】

請求項 2 記載の発光素子駆動装置は、請求項 1 記載の発光素子駆動装置において、電圧印加手段が、電圧源とこの電圧源と発光素子との間に挿入され入力データに基づいて制御されるスイッチ手段とを有し、電圧源の出力端から発光素子の駆動端までの抵抗値が発光素子の内部抵抗値よりも小さい構成となっている。かかる構成の発光素子駆動装置において、スイッチ手段は電圧源から与えられる電圧を、入力データに基づいて選択的に発光素子の駆動端に印加する。このとき、電圧の立ち上がり時定数は、電圧源の出力端から発光素子の駆動端までの抵抗とスイッチ手段と配線に起因する寄生容量との積で決定される。したがって、電圧源の出力端から発光素子の駆動端までの抵抗値が発光素子の内部抵抗値よりも小さいことで、発光素子の駆動電圧の立ち上がり時定数を小さくできる。なお、理想的な電圧源の出力抵抗はゼロである。

【 0 0 2 4 】

請求項 3 記載の発光素子駆動装置は、請求項 2 記載の発光素子駆動装置において、電圧源が出力を負帰還する負帰還ループを持ち、所定入力電圧を増幅するバッファアンプを有する構成となっている。かかる構成の発光素子駆動装置において、バッファアンプは負帰還ループを持つことで、出力インピーダンスを無視で

きる程度に小さくする。これにより、負荷電流の有無によらずスイッチ手段の出力電位が一定に制御されるため、当該スイッチ手段のオン／オフに伴って駆動電圧が変動するのを防止できる。

【0025】

請求項4記載の発光素子駆動装置は、請求項3記載の発光素子駆動装置において、電圧源がバッファアンプの出力に、スイッチ手段からみた発光素子の寄生容量よりも大きな容量手段を持つ構成となっている。かかる構成の発光素子駆動装置において、容量手段は負帰還による出力インピーダンスの低減効果が周波数と共に減少するのを補償する。また、その容量がスイッチ手段からみた発光素子の寄生容量よりも大きいことで、負荷の有無で出力電圧が変動するのを抑える。

【0026】

請求項5記載の発光素子駆動装置は、請求項2記載の発光素子駆動装置において、スイッチ手段が入力データに基づいて電圧源の出力電圧と発光素子をバイアスするバイアス電圧とを切り替える構成となっている。かかる構成の発光素子駆動装置において、電圧源の出力電圧とバイアス電圧とをスイッチ手段によって適宜切り替え、発光素子の消灯時にはあらかじめバイアス電圧を発光素子に印加しておくことで、発光素子の駆動時に電圧源から発光素子に与える電圧の振幅を小さく抑えることができる。

【0027】

請求項6記載の発光素子駆動装置は、請求項1記載の発光素子駆動装置において、発光素子がレーザ素子であり、電圧印加手段が、レーザ素子を順バイアス状態にしかつレーザ発振閾値電圧よりも低い第1の電圧を発生する第1の電圧源と、レーザ素子を順バイアス状態にしかつレーザ発振閾値電圧以上の第2の電圧を発生する第2の電圧源と、第1の電圧と第2の電圧とを切り替えてレーザ素子の駆動端に直接印加するスイッチ手段とを有する構成となっている。かかる構成の発光素子駆動装置において、レーザ消灯時にはあらかじめ第1の電圧をレーザ素子に印加しておくことで、レーザ駆動時（変調時）にレーザ素子に印加する第2の電圧の振幅を小さく抑えることができる。

【0028】

請求項 7 に記載の発光素子駆動装置は、請求項 6 記載の発光素子駆動装置において、レーザ素子が面発光型レーザである構成となっている。かかる構成の発光素子駆動装置において、面発光型レーザは、構造上、端面発光レーザよりもレーザ光のビーム数を増やすのに有利である。したがって、例えばレーザゼログラフイーの分野において、面発光型レーザをレーザ光源として用いることで、より高解像度化、より高速化に大きく寄与できる。

【 0 0 2 9 】

請求項 8 記載の発光素子駆動装置は、請求項 7 記載の発光素子駆動装置において、面発光型レーザが複数のレーザ光を発光する複数の発光部を有し、第 1 の電圧が複数の発光部のうち 2 個以上の発光部に対して共通に印加される構成となっている。かかる構成の発光素子駆動装置において、第 1 の電圧を 2 個以上の発光部に対して共通に印加する構成を採ることで、第 1 の電圧を与える電圧源を発光部の数だけ設ける必要がなくなる。したがって、電圧源全体の回路構成を簡略化できる。

【 0 0 3 0 】

請求項 9 記載の発光素子駆動装置は、請求項 6 記載の発光素子駆動装置において、第 1、第 2 の電圧源が、出力信号を帰還することによって出力のインピーダンスを下げる負帰還回路と、スイッチ手段から見たレーザ素子の寄生容量よりも大きな容量を有して当該出力に接続された容量手段（コンデンサ）とを含み、当該出力からレーザ素子までの抵抗値がレーザ発光時のレーザ素子の微分抵抗値よりも小さい構成となっている。かかる構成の発光素子駆動装置において、レーザ点灯時の電圧の立ち上がり時定数は、電圧源出力端から面発光レーザの駆動端までの抵抗と、スイッチ手段と配線に起因する寄生容量との積で決定される。したがって、電圧源の出力端からレーザ素子の駆動端までの抵抗値がレーザ素子の内部抵抗値よりも小さいことで、レーザ素子の駆動電圧の立ち上がり時定数を小さくできる。

【 0 0 3 1 】

請求項 1 0 記載の発光素子駆動装置は、請求項 9 記載の発光素子駆動装置において、スイッチ手段の切り替えによる負帰還回路の出力電流の変動を補償する補

償電流をレーザ素子の駆動端に供給する電流供給手段をさらに備えた構成となっている。かかる構成の発光素子駆動装置において、負帰還回路の出力電流が負荷変動によって変化すると、スイッチ手段がONした瞬間にレーザ素子の端子電圧が変動する。したがって、スイッチ手段の切り替えに同期してレーザ素子の駆動端に補償電流を流すことで、スイッチ手段のON時の負帰還回路の出力電流の変動を抑えることができる。

【 0 0 3 2 】

請求項 1 1 記載の発光素子駆動装置は、請求項 1 0 記載の発光素子駆動装置において、電流供給手段が、電流源と、スイッチ手段が第 2 の電圧源に切り替えるときに当該電流源をレーザ素子の駆動端に接続し、スイッチ手段が第 1 の電圧源に切り替えるときに当該電流源をレーザ素子の駆動端から分離する第 2 のスイッチ手段を含む構成となっている。かかる構成の発光素子駆動装置において、第 2 のスイッチ手段はスイッチ手段の切り替えに同期してレーザ素子の駆動端に対する電流源の接続／分離を行うことで、スイッチ手段の状態に関わらず、負帰還回路の出力電流の変動を抑えることができる。

【 0 0 3 3 】

請求項 1 2 記載の発光素子駆動装置は、請求項 1 0 記載の発光素子駆動装置において、電流供給手段が、MOS トランジスタによって構成された電流源と、この電流源とレーザ素子の駆動端との間に接続された MOS スイッチとを有し、電流源の MOS トランジスタと MOS スイッチとがデュアルゲート MOS トランジスタで形成された構成となっている。かかる構成の発光素子駆動装置において、電流源の MOS トランジスタと MOS スイッチとをデュアルゲート MOS トランジスタで形成することで、両トランジスタの接続部でのソースドレインの寄生容量を最小にできる。したがって、MOS トランジスタで構成される電流源の応答速度を速くすることができる。

【 0 0 3 4 】

【発明の実施の形態】

以下、本発明の実施の形態について図面を参照して詳細に説明する。

【 0 0 3 5 】

〔基本概念〕

図 1 は、本発明の基本概念を示すブロック図である。ここでは、駆動の対象となる発光素子として、例えば、各々レーザ光を発光する多数（ n 個）の発光部 $LD1 \sim LDn$ を有する面発光レーザ 11 を用いた場合を例に採って示している。図 1 において、面発光レーザ 11 の n 個の発光部 $LD1 \sim LDn$ は、例えば各カソードが接地され、各アノードが駆動端となってスイッチ $SW1 \sim SWn$ の各出力端子 c にそれぞれ接続されている。

【0036】

スイッチ $SW1 \sim SWn$ の各一方の入力端子 a には、発光部 $LD1 \sim LDn$ をそれぞれ順バイアス状態にしかつレーザ発振閾値電圧よりも低いバイアス電圧 V_{bias} が第 1 の電圧源 12 から共通に与えられる。スイッチ $SW1 \sim SWn$ の各他方の入力端子 b には、発光部 $LD1 \sim LDn$ をそれぞれ順バイアス状態にしかつレーザ発振閾値電圧以上の駆動電圧（制御電圧） $V1 \sim Vn$ が第 2 の電圧源（可変電圧源）13 から個別に与えられる。

【0037】

第 2 の電圧源 13 は、駆動電圧 $V1 \sim Vn$ をそれぞれ非反転（+）入力とするオペアンプ $OP1 \sim OPn$ を有し、その出力電位をその反転（-）入力として帰還する構成となっている。なお、基本的な考え方としては、オペアンプ $OP1 \sim OPn$ を省略し、駆動電圧 $V1 \sim Vn$ を直接スイッチ $SW1 \sim SWn$ の各他方の入力端子 b に与える構成であって良い。

【0038】

スイッチ $SW1 \sim SWn$ は、バイアス電圧 V_{bias} と駆動電圧 $V1 \sim Vn$ とを適宜切り替えて面発光レーザ 11 の各発光部 $LD1 \sim LDn$ に印加する。具体的には、スイッチ $SW1 \sim SWn$ は各発光部 $LD1 \sim LDn$ に対して駆動電圧 $V1 \sim Vn$ を印加する前に、入力端子 a 側に切り替わった状態にあってレーザ発振閾値電圧よりも低いバイアス電圧 V_{bias} を各発光部 $LD1 \sim LDn$ にあらかじめ印加しておき、その後に入力端子 b 側に切り替わってレーザ発振閾値電圧以上の駆動電圧 $V1 \sim Vn$ を各発光部 $LD1 \sim LDn$ に印加する。スイッチ $SW1 \sim SWn$ としては、例えば CMOS トランスファーマーゲートを用いる。

【0039】

このように、面発光レーザ11の発光部LD1～LDnの駆動端（アノード）に対してスイッチSW1～SWnで選択した駆動電圧V1～VnをスイッチSW1～SWnの各出力端子cから直接印加して各発光部LD1～LDnを駆動することにより、スイッチSW1～SWnの各出力端子と発光部LD1～LDnの各駆動端との間には変調速度を抑える原因となる抵抗成分が存在しないため、高い変調速度を実現できる。

【0040】

また、スイッチSW1～SWnによってバイアス電圧Vbiasと駆動電圧V1～Vnとを適宜切り替えて面発光レーザ11の各発光部LD1～LDnに印加する、具体的には、レーザ消灯時には順バイアスであってレーザ発振閾値電圧よりも低い電圧をあらかじめ印加しておくことにより、変調時の印加電圧の振幅を小さく抑えることができるため、変調モードに迅速に移行できる。

【0041】

しかも、各発光部LD1～LDnごとに駆動電圧V1～Vnを個別に制御してレーザ光量を均一化できるとともに、電圧源12, 13さえ理想的であればスイッチSW1～SWnのスイッチング速度まで変調速度を上げることができる。スイッチSW1～SWnとしてサブミクロンMOSによるトランスファークロスを使用すれば、スイッチング時間（速度）を1nsec以下とすることも可能である。その結果、面発光レーザ11の各発光部LD1～LDnに対して、個別の光量制御と高速変調とを両立できる面発光レーザ駆動装置を実現できる。

【0042】

ここで、電圧源12, 13が理想的であると仮定したが、ここで言う理想的な電圧源とは、周波数によらず出力インピーダンスが数10Ω以下であるような電圧源である。

【0043】

ところで、本発明に係る発光素子駆動装置は電圧駆動型であるが、回路素子を直接電圧で駆動すること自体は周知の技術である（例えば、特開昭57-76884号公報参照）。ここで、この周知技術に示されているような電圧駆動を想定

してこれにスイッチSWを付加し、図2に示すように、スイッチSWの一方の入力端子aにバイアス電圧Vbiasを、他方の入力端子bにエミッタフォロウのトランジスタQを通して駆動電圧Vdriveをそれぞれ与えることによって面発光レーザ（発光部）LDを駆動する場合を考える。

【0044】

ここでは、バイポーラトランジスタによるエミッタフォロウとしたが、これはFET（電界効果トランジスタ）によるソースフォロウや、アバランシェダイオードやツェナーダイオードなどの定電圧素子を使っても同様である。このような素子は等価的には、図3に示すように、電圧源Vpと内部抵抗Rpで表される。また、スイッチSWdが切り替わった瞬間に電圧が変動しないようにデカップリングコンデンサCを入れて駆動パルスの立ち上がり特性を改善することが通常行われる。

【0045】

図3に示す等価回路において、スイッチSWdをVb側（バイアス電圧側）→Vp側（駆動電圧側）→Vb側と切り替えると、図4の波形図に示すように、Vb側に切り替えた瞬間のB点電位が時定数 $R_p \times C$ で減少し、最終的に、面発光レーザLDへの電流によるスイッチSWdの内部抵抗Rsw1と内部抵抗Rpでの電圧降下分だけ低い値となる。

【0046】

このように、面発光レーザLDをONした後にレーザ駆動電圧（B点の電位）が変動するのは、スイッチSWdがVb側に接続されていて電圧源Vpが無負荷の状態になると、電圧源Vpの内部抵抗Rpによる電圧降下がなくなり、デカップリングコンデンサCが電圧源Vpの開放端子電圧によって充電されるためである。すなわち、電圧源Vpの内部抵抗Rpがあると、面発光レーザLDを点灯した瞬間にオーバーシュートを生じる。

【0047】

これに対して、図5に1チャンネル分の回路構成を示す本技術では、図6に示す等価回路において、電圧源VpとしてA点の電位を帰還することで、A点のインピーダンスを無視できる程度に小さくしたオペアンプOPを使用している。ま

た、負帰還による出力インピーダンスの低減効果は周波数と共に減少するため、その補償用にデカップリングコンデンサCを接続する。

【 0 0 4 8 】

このように、全周波数帯域に亘って出力インピーダンス（＝内部抵抗）を無視できるようにした電圧源を接続すると、負荷電流の有無によらずB点の電位が一定に制御されていることから、図7に示すように、スイッチSWdのON/OFFに伴う駆動電圧の変動は防止できる。

【 0 0 4 9 】

また、フィードバックによって電圧が安定化された電圧源出力端子にデカップリングコンデンサCが接続されていることにより、負荷の有無で出力電位が変わらないため、レーザ点灯時のオーバーシュートを防止できる。デカップリングコンデンサCには、その容量をスイッチSWdからみた面発光レーザLDの駆動端の寄生容量よりも大きく設定することで、電圧変動の抑制効果を持たせることができる。

【 0 0 5 0 】

また、レーザ点灯時の駆動パルス（電圧パルス）の立ち上がり時定数 τ は、電圧源出力端子から面発光レーザLDの駆動端までの抵抗、即ち図6に示す等価回路でのスイッチSWdの内部抵抗 R_{sw1} と面発光レーザLDの内部抵抗 R_{ld} との合成並列抵抗と、スイッチICと配線に起因する寄生容量 C_s との積で決定される。したがって、少なくとも電圧源出力端子から面発光レーザLDの駆動端までの抵抗値を面発光レーザLDの微分抵抗値（数100 Ω ）よりも小さく設定することで、レーザ点灯時の駆動パルスの立ち上がり時定数 τ を小さく（短く）することができる。

【 0 0 5 1 】

ここで、寄生容量 C_s は、ICの入出力容量にプリント基板配線での寄生容量を加えて数10pF程度となるため、立ち上がりを1nsec程度にするためには100 Ω 以下にする必要があるが、最近のCMOSトランジスタをスイッチに使用すれば容易にオン抵抗として数10 Ω が実現できるため変調速度には何ら障害とはならない。

【 0 0 5 2 】

[実施例]

図 8 は、本発明の一実施例に係る面発光レーザ駆動装置を示す回路図である。本実施例では、例えば 3 6 個の発光部 LD 1 ~ LD 3 6 を有する面発光レーザ 2 1 を駆動対象の発光素子として用いている。

【 0 0 5 3 】

図 8 において、本実施例に係る面発光レーザ駆動装置は、バイアス電圧 V b i a s を発生する第 1 の電圧源 2 2、駆動電圧（制御電圧）を発生する第 2 の電圧源（可変電圧源） 2 3 および面発光レーザ 2 1 の光量を検出する光量検出回路 2 4 を有する構成となっており、第 1 の電圧源 2 2 および第 2 の電圧源 2 3 が図 1 の第 1 の電圧源 1 2 および第 2 の電圧源 1 3 にそれぞれ対応している。

【 0 0 5 4 】

第 1 の電圧源 2 2 で発生されるバイアス電圧 V b i a s は、発光部（レーザ）LD が消灯時に当該発光部 LD に印加する電圧を決めており、変調速度を上げるために発光部 LD が発光しない条件でなるべく高い電圧に設定されている。通常は、複数の発光部のうちの最も低いレーザ発振閾値電圧を基準にこれよりもわずかに低い電圧に設定される。

【 0 0 5 5 】

第 2 の電圧源 2 3 は、アンプ 2 3 1、可変抵抗 V R、バッファ 2 3 2、スイッチ S W 1、面発光レーザ 2 1 の発光部 LD 1 ~ LD 3 6 にそれぞれ対応して設けられた 3 6 チャンネル（c h）分の駆動制御回路 2 3 3 - 1 ~ 2 3 3 - 3 6、スイッチ S W f b 1 ~ S W f b 3 6 およびコンデンサ C f b 1 ~ C f b 3 6 を有する構成となっている。

【 0 0 5 6 】

アンプ 2 3 1 は、目標とするレーザパワーに対応して設定された基準電圧 V r e f を非反転（+）入力とし、レーザ光検出回路 2 4 からスイッチ S W 1 を介して供給される検出信号を反転（-）入力としている。スイッチ S W f b 1 ~ S W f b 3 6 とコンデンサ C f b 1 ~ C f b 3 6 とは面発光レーザ 2 1 の発光部 LD 1 ~ LD 3 6 にそれぞれ対応して設けられたものであり、スイッチ S W f b 1 と

コンデンサ C_{fb1} 、スイッチ SW_{fb2} とコンデンサ C_{fb2} 、……という具合に、それぞれアンプ 231 の反転入力端子と出力端子との間に直列に接続されている。

【0057】

可変抵抗 VR はアンプ 231 の出力端子とバイアス電圧 V_{bias} が与えられるバイアスライン L との間に接続されている。バイアスライン L とグランドとの間にはコンデンサ C_1 が接続されている。そして、アンプ 231 の出力電圧は、可変抵抗 VR およびバッファ 232 を通して駆動制御回路 233-1 ~ 233-36 に制御電圧 V_{cont} として与えられる。また、駆動制御回路 233-1 ~ 233-36 には、バイアスライン L を経由してバイアス電圧 V_{bias} が共通に与えられる。

【0058】

なお、本例では、バイアス電圧 V_{bias} を 36ch 分の駆動制御回路 233-1 ~ 233-36 の全てに対して共通に与えるとしたが、面発光レーザ 21 の 36 個の発光部 $LD_1 \sim LD_{36}$ 間でレーザ発振閾値電圧に大きなばらつきがある場合には、電圧値の異なるバイアス電圧 V_{bias} を複数用意し、発光部 $LD_1 \sim LD_{36}$ 個々に、あるいはレーザ発振閾値電圧に近いもの同士をグループにして各グループごとに最適に近い電圧値のバイアス電圧 V_{bias} を与えるようにすることも可能である。これによれば、バイアス電圧 V_{bias} を 36ch 分設ける場合に比較して回路構成を複雑化することなく、レーザ発振閾値電圧のばらつきに対応することができる。

【0059】

36ch 分の駆動制御回路 233-1 ~ 233-36 は、全て同じ回路構成となっている。したがって、その具体的な回路構成については、1ch 分の駆動制御回路 233 の回路構成を拡大して示す図 9 を用いて説明する。なお、駆動制御回路 233-1 ~ 233-36 は、図 1 のスイッチ $SW_1 \sim SW_n$ ($n=36$) を含む構成となっている。

【0060】

図 9 から明らかなように、駆動制御回路 233 は、アンプ 235、抵抗 R_1 、

3個のコンデンサ C_{sh} 、 C_p 、 C_{ld} 、8個のスイッチ SW_{sh} 、 SW_p 、 SW_n 、 SW_{shp} 、 SW_s 、 SW_d 、 SW_c 、 SW_e および3個の電流源 I_1 、 I_2 、 I_3 を有する構成となっている。

【0061】

抵抗 R_1 の一端には、第2の電圧源23から供給される制御電圧 V_{cont} が与えられる。スイッチ SW_{sh} は、その入力端が抵抗 R_1 の他端に接続され、その出力端がアンプ235の反転入力（-）端子に接続されている。コンデンサ C_{sh} は、アンプ235の反転入力端子とグランドとの間に接続されている。アンプ235の非反転（+）入力端子はノード N_1 に接続されている。なお、ここでは、アンプ235の反転入力端子側にスイッチ SW_{sh} を接続したが、スイッチ SW_{sh} で発生するスイッチングノイズや、スイッチ SW_{sh} や抵抗 R_1 に起因するリークを避けるために、スイッチや抵抗の接続順序や形態を変更することも可能である。

【0062】

電流源 I_1 およびスイッチ SW_p は、電源 V_{cc} とノード N_1 との間に直列に接続されている。電流源 I_1 は、その電流 I_p がアンプ235の出力電圧によって制御される。スイッチ SW_n および電流源 I_2 は、ノード N_1 とグランドとの間に直列に接続されている。スイッチ SW_p およびスイッチ SW_n は、ノーマルクローズのスイッチである。

【0063】

電流源 I_3 およびスイッチ SW_s は、電源 V_{cc} と面発光レーザ21の発光部LDのアノードが接続されるノード N_2 との間に直列に接続されている。スイッチ SW_{shp} は、その一方の端子がアンプ235の出力に、その他方の端子が電流源3にそれぞれ接続されている。コンデンサ C_p は、電源 V_{cc} とスイッチ SW_{shp} の他方の端子との間に接続されている。電流源 $I_1 \sim I_3$ は、例えばカレントミラー回路によって構成される。

【0064】

スイッチ SW_c およびコンデンサ（デカップリングコンデンサ） C_{ld} は、ノード N_2 とグランドとの間に直列に接続されている。スイッチ SW_d は、その一

方の入力端子 b がノード $N1$ に、その出力端子 c がノード $N2$ にそれぞれ接続され、その他方の入力端子 a には第 1 の電圧源 21 からバイアス電圧 V_{bias} が与えられる。スイッチ SW_e は、ノード $N1$ とコンデンサ C_{ld} およびスイッチ SW_c の接続点との間に接続されている。

【0065】

再び図 8 において、光量検出回路 24 は、面発光レーザ 21 の発光部 $LD1 \sim LD36$ が発するレーザ光を検出する光検出器として、例えばフォトダイオード PD を用いている。このフォトダイオード PD は、そのカソードが電源 V_{cc} に接続されている。フォトダイオード PD のアノードには抵抗 R の一端が接続されている。抵抗 R の他端は接地されている。フォトダイオード PD のアノードと抵抗 R の一端との接続点には、アンプ 241 の非反転入力端子が接続されている。この反転入力端子には、スイッチ $SW2$ を介して先述した基準電圧 V_{ref} が印加される。アンプ 241 は、その反転入力端子と出力端子とが接続された構成となっている。

【0066】

かかる構成の光量検出回路 24 は、フォトダイオード PD が面発光レーザ 21 の発光部 $LD1 \sim LD36$ が発するレーザ光を検出することで、その光量に応じた検出信号を出力する。この光量検出回路 24 の検出信号、即ちアンプ 241 の出力信号は、先述した第 2 の電圧源 23 におけるアンプ 231 の反転入力端子にスイッチ $SW1$ を介して供給される。すなわち、光量検出回路 24 の検出信号を第 2 の電圧源 23 を経由して駆動制御回路 233-1 \sim 233-36 に帰還することで、面発光レーザ 21 の発光部 $LD1 \sim LD36$ の各レーザパワーを、基準電圧 V_{ref} で規定されるパワーになるように制御する自動光量制御（以下、 APC と記す）を行うフィードバック系が構成されている。

【0067】

次に、上記構成の本実施例に係る面発光レーザ駆動回路の回路動作について、図 8 および図 9 を用いて説明する。そのタイミングチャートを図 10 に示す。なお、図 10 のタイミングチャートには、1 回の APC モードで面発光レーザ 21 の 36 個の発光部 $LD1 \sim LD36$ について APC を順に実行し、これを 4 回分

繰り返した後、変調モードに移行する場合を例に採って示している。

【0068】

また、図10のタイミングチャートにおいては、第2の電圧源23のスイッチSWfbおよびスイッチSW1、駆動制御回路233のスイッチSWsh, SWp, SWn, SWshp, SWs, SWd, SWc, SWe、並びに光量検出回路24のスイッチSW2をON/OFF制御する各スイッチングパルスについては正論理で、また識別を容易にするために各スイッチと同一符号を付して示している。

【0069】

駆動制御回路233において、スイッチSWdは端子a側に接続された図示の状態がOFF、端子b側に接続された状態がONとする。スイッチSWcは面発光レーザ21の発光部LDがONしたときにアノード電位が速やかに規定電位となるように同時にON状態となる。さらに、発光部LDがOFFするときにはスイッチSWeをONすることで、発光部LDをONしたときのアノード電圧をデカップリングコンデンサC1dに充電する。

【0070】

まず、電源投入(Power ON)後、時刻T0-でスイッチSWfb1、スイッチSW1、スイッチSWsh、スイッチSWs、スイッチSWshpおよびスイッチSWdがON状態、スイッチSWp、スイッチSWn、スイッチSWcおよびスイッチSWeがOFF状態となる。このとき、電流源I3の電流IsがスイッチSWsを経由して発光部LD1に流れる。これにより、発光部LD1が点灯する。

【0071】

発光部LD1が点灯すると、そのレーザ光を光量検出回路24のフォトダイオードPDが受光し、フォトダイオードPDにはその光量に応じた電流が流れる。このフォトダイオードPDに流れる電流は抵抗Rにより電圧に変換され、アンプ241で増幅されて発光部LD1のレーザパワーに応じた検出電圧として出力される。

【0072】

この検出電圧は第2の基準電圧源23に供給され、スイッチSW1を経由してアンプ231の反転入力となる。アンプ231はこの検出電圧と基準電圧 V_{ref} との差分を増幅して出力する。アンプ231の出力電圧は、バイアス電圧 V_{bias} との差電圧が可変抵抗VRで分圧された電圧として得られ、バッファ232を経由してch1の駆動制御回路233-1に供給される。

【0073】

駆動制御回路233-1、即ち図9に示す駆動制御回路233において、バッファ232を経由して入力された制御電圧 V_{cont} は、抵抗R1およびスイッチSWshを介してアンプ235に供給される。アンプ235はその入力電圧に応じて電流源I1の電流 I_p を制御することで、発光部LD1のレーザパワーを制御する。このフィードバック制御により、最終的には、光量検出回路24の検出電圧が基準電圧 V_{ref} と一致して収束する。以上の一連の制御がAPC（自動光量制御）である。

【0074】

このあと、スイッチSWfb1、スイッチSWshpおよびスイッチSWshをOFFすると、そのときのそれぞれの制御電圧が直列に接続されているコンデンサCfb1、コンデンサCpおよびコンデンサCshに保持される。このときコンデンサCfb1、コンデンサCpおよびコンデンサCshに保持される電圧はそれぞれch1でのアンプ231の出力電圧、発光部LD1に対する駆動電流を設定する制御電圧およびそのときの発光部LD1の端子電圧となる。

【0075】

以上の動作を面発光レーザ21の発光部LDの数（本例では、36個）だけ連続的に繰り返すことにより、36チャンネル分の駆動制御回路233-1～233-36の全制御電圧を、アンプ231の反転入力端子と出力端子との間に接続された36個のコンデンサCfb1～Cfb36に保持する。そして、36チャンネルのAPCを終了したら、スイッチSW1をOFFにするとともに、スイッチSWfb1をON状態にしてch1での制御電圧をアンプ231の出力電圧として次のAPCに備える。

【0076】

また、次のAPCまでは光量検出回路24のスイッチSW2をONし、アンプ241の出力電圧が変調期間の間基準電圧 V_{ref} になるようにしておく。これにより、次のAPC開始時にフォトダイオードPDの検出出力が定常状態になるのに要する時間を短縮できる。この結果、次にAPCが開始されたときに各ノードは先程の光量制御時の最終電圧から負帰還制御が行われるため、必ずしも一回の制御で最終電圧まで収束させる必要がない。このことは、特にレーザ光を主走査方向に走査する光学走査系にポリゴンミラーを用いたレーザゼログラフィーでは重要で、間欠的に制御を行うことで感光体に対する不要な露光を防止し、感光体の劣化を抑えることができる。

【0077】

第2の電圧源23において、アンプ231の出力端子に一端が接続された可変抵抗VRは負帰還のゲインを調整するために設けられたものであり、負帰還ループの安定性と精度を両立できるようにその抵抗比、即ちアンプ231の出力電圧とバイアス電圧 V_{bias} との差電圧の分圧比が設定される。

【0078】

また、可変抵抗VRの他端がバイアス電圧 V_{bias} のバイアスラインLに接続されているが、これは発光部LDの端子電圧がレーザ発振閾値電圧以上で制御されているための処置である。このようにすることで、負帰還ループのゲインを小さくしてもバッファ232に供給する電圧が、レーザ発振閾値電圧よりも低くなり、制御不能となることを防止している。なお、ここでは、可変抵抗 v_r の他端にバイアス電圧 V_{bias} を与えるとしたが、別に電源を設けて当該電源から所定の電源電圧を与えるようにしても良く、このようにすることで、より細かく制御することもできる。

【0079】

図9に示す駆動制御回路233において、コンデンサ（デカップリングコンデンサ） C_{ld} はスイッチSWdがONとなり、発光部LDに電流が流れた瞬間にスイッチSWcをONして発光部LDの端子電圧が速やかに本来の駆動電圧となるようにしている。しかし、コンデンサ C_{ld} の容量は限られているので、コンデンサ C_{ld} だけではいずれ端子電圧は低下してレーザ光量も低下する。これを

補償するために、負帰還したアンプ 2 3 5 がスイッチ SW d を経由して接続されている。したがって、コンデンサ C 1 d の容量はアンプ 2 3 5 の応答速度から決められる。

【 0 0 8 0 】

通常、CMOS オペアンプでは応答するのに $1 \mu \text{sec}$ 程度の時間が必要なため、アンプ 2 3 5 として CMOS オペアンプを用いる場合には、 $1 \mu \text{sec}$ でコンデンサ C 1 d の端子電圧が落ちる程度が許容変動以内となるように設定する。具体的には、面発光レーザ 2 1 の駆動電流が 1mA であるならば、電圧変動は $1 / C \times 1 \text{mA} \times 1 \mu \text{sec} = 1 / C \times 10^{-9}$ となる。

【 0 0 8 1 】

許容光量変動を 2 % とし、面発光レーザ 2 1 の内部抵抗を 500Ω とし、光量許容変動に対する電圧変動が 10mV と仮定すると、コンデンサ C 1 d の容量 C として $0.1 \mu \text{F}$ が必要となる。しかしこの値は本駆動装置全体を 1 チップの IC に収めようとするとき大きすぎる。また、このようなコンデンサを例えば IC チップの外部に接続するなどして実現できたとしても、アンプ 2 3 5 の出力電位、即ち内部の制御電位が負荷変動によって変化するためスイッチ SW d が ON した瞬間に発光部 LD の端子電圧は変動する。そして、負帰還が収束するまでの間 2 % とは言え電圧源出力が不安定となる。

【 0 0 8 2 】

この対策として、スイッチ SW d と同期してスイッチ SW s を ON させ、レーザ駆動電流、即ち電流源 I 3 の電流 I_s を、補償電流として発光部 LD の駆動端（アノード）に流し込むようにしている。このようにすると、アンプ 2 3 5 からの出力電流変動、即ち電圧源の出力電流変動がスイッチ SW d の状態に関わらず小さく抑えられるため、スイッチ SW d が ON した際の負荷変動による電圧源の過渡的な電圧変動を防止することができる。さらにこのようにすると、コンデンサ C 1 d が発光部 LD の端子電圧を維持する時間は電流源 I 3 が発光部 LD の駆動端に電流を流し始める時間までとなる。

【 0 0 8 3 】

電流源 I 3 を図 1 1 の MOS トランジスタ M 1 0 で構成した場合には、その応

答性はオペアンプの応答性に比べてはるかに速いため、それだけコンデンサC1dへの負担が小さくなる。その結果、コンデンサC1dの容量を小さくすることが可能となる。また、レーザ駆動電流が電流源I3から供給されるため、スイッチSWdやスイッチSWcのON抵抗による電圧変動は無視できるレベルまで小さくすることが可能となる。ここで必要なコンデンサC1dの容量としては、レーザ端子に接続されている寄生容量を充電すれば良いため、寄生容量の100倍から1000倍程度となる。

【0084】

なお、図10のタイミングチャートにおいて、例えば時刻T1を例にとると、時刻T1に対して僅かに位相が前後にずれた2つの時刻T1-、T1+を示しているが、これらの時刻T1-、T1+は標準の動作タイミングとなる時刻T1での動作に対して回路動作上、S/H（サンプルホールド）回路などオーバーラップして欲しくない動作に対するタイミングを表している。

【0085】

図11は、図9に示す駆動制御回路233の具体的な回路構成を示す回路図であり、アンプ235およびスイッチSWsh、SWp、SWn、SWshp、SWs、SWd、SWc、SWeを、MOSトランジスタを用いて実現した場合を示している。なお、ここでは、図9に示す駆動制御回路233におけるスイッチSWsh、抵抗R1およびコンデンサCshについては省略して示している。また、図11において、図9と同等部分には同一符号を付して示している。

【0086】

図11において、アンプ235は、ソースが互いに接続されて差動対をなすNchMOSトランジスタM1、M2と、そのソース共通接続点とグランドとの間に接続されたNchMOSトランジスタM3と、差動対トランジスタM1、M2の各ドレインと電源Vccとの間に接続されたPchMOSトランジスタM4、M5とからなる通常のオペアンプの差動アンプで構成されている。

【0087】

上記構成のアンプ235において、MOSトランジスタM1のゲートには、抵抗R1およびスイッチSWshを経由した制御電圧Vcontが与えられ、MO

SトランジスタM2のゲートにはノードN1の電位が与えられる。MOSトランジスタM3は、そのゲートが一定電圧 V_g によってバイアスされることによって定電流回路を構成している。MOSトランジスタM4、M5は能動負荷であり、各ゲートが共通に接続されかつトランジスタM5がゲートとドレインが共通に接続されることによってカレントミラー回路を構成している。

【0088】

電源 V_{cc} とノードN1との間にはPchMOSトランジスタM6、M7が直列に接続されている。MOSトランジスタM6は電流源I1を構成しており、そのゲートにはアンプ235におけるMOSトランジスタM1のドレイン出力が与えられる。MOSトランジスタM7はスイッチSWpを構成しており、そのゲートには図10に示すスイッチングパルスSWpnを反転したスイッチングパルスSWpnXが印加される。

【0089】

ノードN1とグランドとの間にはNchMOSトランジスタM8、M9が直列に接続されている。MOSトランジスタM8はスイッチSWnを構成しており、そのゲートには図10に示すスイッチングパルスSWpnが印加される。MOSトランジスタM9は電流源I2を構成しており、そのゲートには一定のバイアス電圧 V_g が与えられている。これらトランジスタM6～M9もオペアンプとなっており、前段のアンプ235と共に2段のオペアンプを構成している。

【0090】

電源 V_{cc} とノードN1との間にはさらにPchMOSトランジスタM10、M11が直列に接続されている。MOSトランジスタM10は電流源I3を構成している。MOSトランジスタM11はスイッチSWsを構成し、そのゲートには図10に示すスイッチングパルスSWsを反転したスイッチングパルスSWsXが印加される。MOSトランジスタM10のゲートと電源 V_{cc} との間にはコンデンサCpが接続されている。

【0091】

MOSトランジスタM6、M10の各ゲート間には、PMOSトランジスタM12およびNMOSトランジスタM13が並列に接続されている。これらMOS

トランジスタM12, M13はトランスファークロスを構成し、MOSトランジスタM12のゲートには図10に示すスイッチングパルスSWshpを反転したスイッチングパルスSWshpXが印加され、MOSトランジスタM13のゲートには図10に示すスイッチングパルスSWshpが印加される。

【0092】

ここで、MOSトランジスタM6のゲートに印加される制御電圧は、CMOSトランスファークロス(M12, M13)を経由してMOSトランジスタM10のゲートにも印加され、APC時には、MOSトランジスタM10で面発光レーザ21の発光部LDを駆動する。このとき、制御電圧はコンデンサCpに保持される。また、MOSトランジスタM10, M11については、望ましくはデュアルゲートMOSトランジスタで構成する。これにより、両トランジスタM10, M11の接続部でのソース-ドレインの寄生容量を最小にできるため、トランジスタM10で構成される電流源I3の立ち上がり速度(応答速度)を速くすることができる。

【0093】

ノードN1とノードN2との間にはPchMOSトランジスタM14が接続され、Vbias電源とノードN2との間にはPchトランジスタM15が接続されている。MOSトランジスタM14, M15はスイッチSWdを構成し、MOSトランジスタM14のゲートには図10に示すスイッチングパルスSWdを反転したスイッチングパルスSWdXが印加され、MOSトランジスタM15のゲートにはスイッチングパルスSWdが印加される。

【0094】

ノードN1とノードN2との間にはさらにPchMOSトランジスタM16, M17が直列に接続されている。MOSトランジスタM16はスイッチSWeを構成し、そのゲートには図10に示すスイッチングパルスSWeを反転したスイッチングパルスSWeXが印加される。MOSトランジスタM17はスイッチSWcを構成し、そのゲートには図10に示すスイッチングパルスSWcを反転したスイッチングパルスSWcXが印加される。

【0095】

MOSトランジスタM16のドレイン (MOSトランジスタM17のソース) とグランドとの間にはコンデンサC1dが接続されている。ここで、電流源I3はオペアンプによる電圧源に比較して圧倒的に速いことから、コンデンサC1dで電圧変動を抑える寄与が小さくなるため、コンデンサC1dの容量を小さくすることができる。なお、Vbias電源は、バイアス電圧Vbiasを発生するための図8に示す第1の電圧源22に相当する。

【0096】

アンプ235のMOSトランジスタM2のドレインとMOSトランジスタM2のゲート (ノードN1) との間には、抵抗R0およびコンデンサCcが直列に接続されている。抵抗R0はオペアンプ、即ちアンプ235の構成によるが、容量負荷による発振を防止するために設けられている。また、コンデンサCcは位相補償用のコンデンサである。

【0097】

ここで必要なことは、ノードN1の電位がオペアンプの入力側に負帰還されていて、ノードN1のインピーダンスが無視できるくらい小さくなっていることである。オペアンプの構成を工夫したり、容量負荷を発振なしに接続するための既存の技術はこの中に含まれるものである。

【0098】

なお、本実施例に係る面発光レーザ駆動装置では、面発光レーザ21の発光部LDのアノードを駆動端としており、アノードから駆動電流を流し込むことによって駆動するようになっている。このため、上記構成の駆動制御回路233においては、電流源として発光部LDのアノードに対して電流を掃き出すタイプ (いわゆるソース) の構成を採る必要があることから、アンプ235の電流源をNchMOSトランジスタM3で、能動負荷をPchMOSトランジスタM4, M5でそれぞれ構成している。

【0099】

しかしながら、この回路構成に限られるものではなく、アンプ235を構成するMOSトランジスタを逆導電型とし、カレントミラー回路を用いて電流の向きを反転することにより、発光部LDのアノードに対して電流を掃き出すタイプの

電流源を構成することも可能である。その変形例に係る駆動制御回路 2 3 3' の回路構成を図 1 2 に示す。

【0 1 0 0】

先の構成例に係る駆動制御回路 2 3 3 のアンプ 2 3 5 において、差動アンプが N c h M O S トランジスタ M 1, M 2、定電流回路が N c h M O S トランジスタ M 3、カレントミラー回路が P c h M O S トランジスタ M 4, M 5 でそれぞれ構成されているのに対し、本変形例に係る駆動制御回路 2 3 3' のアンプ 2 3 5' では、差動アンプが P c h M O S トランジスタ M 2 1, M 2 2、定電流回路が P c h M O S トランジスタ M 2 3、カレントミラー回路が N c h M O S トランジスタ M 2 4, M 2 5 でそれぞれ構成されている

【0 1 0 1】

M O S トランジスタ M 2 4, M 2 5 の各ゲートにはさらに、N c h M O S トランジスタ M 2 6 のゲートが接続されている。この M O S トランジスタ M 2 6 は、M O S トランジスタ M 2 4, M 2 5 と共にカレントミラー回路を構成している。このカレントミラー回路は、アンプ 2 3 5' に流れる電流の向きを反転して取り出している。この電流は、ゲートとドレインとが接続されたダイオード接続の P c h M O S トランジスタ M 2 7 によって電圧に変換され、制御電圧として P c h M O S トランジスタ M 1 0 のゲートに与えられる。

【0 1 0 2】

上述したように、シングルモードで発光する面発光レーザは内部抵抗が大きい（端面発光レーザに比較して一桁以上大きい）ことに着目し、この面発光レーザの駆動端（本例では、アノード）を実質的に直接電圧駆動するようにしたことにより、その駆動端との間には変調速度を抑える原因となる抵抗成分が介在しないため、変調速度を高速化できる。

【0 1 0 3】

そして、例えばレーザゼログラフィの分野において、そのレーザ光源として多数のレーザ光ビームを出射する面発光レーザを用い、この面発光レーザの駆動に本駆動装置を用いて面発光レーザの微分抵抗値（数 1 0 0 Ω ）よりも小さい出力インピーダンスの電圧源で駆動することにより、より高解像度化、より高速化

に大きく寄与できることになる。

【0104】

一例として、2400 dpi、256階調、36ビームを想定した場合のプリント速度の電圧源出力インピーダンス依存性を図13に示す。同図から明らかなように、電圧源出力インピーダンスが数100Ωよりも小さくなるにつれて、プリント速度をより高速化でき、10Ω程度で極めて高いプリント速度が得られることがわかる。

【0105】

なお、上記実施形態では、駆動対象の発光素子として、面発光レーザを用いた場合を例に採って説明したが、面発光レーザの駆動への適用に限られるものではなく、EL素子など内部抵抗が高い発光素子全般の高速駆動に対しても同様に適用可能である。

【0106】

【発明の効果】

以上説明したように、請求項1に係る発明によれば、直流電流を流して発光させる発光素子の駆動端に対し、入力データに対応した電圧を実質的に直接印加することによって発光素子を駆動することにより、駆動装置と発光素子の駆動端との間には変調速度を抑える原因となる抵抗成分が介在しないため、高い変調速度を実現できる。

【0107】

請求項2に係る発明によれば、電圧源とこの電圧源と発光素子との間に挿入されたスイッチ手段とを有する電圧印加手段において、電圧源の出力端から発光素子の駆動端までの抵抗値が発光素子の内部抵抗値よりも小さいことにより、発光素子の駆動電圧の立ち上がり時定数を小さくできるため、発光素子の迅速な駆動が可能となる。

【0108】

請求項3に係る発明によれば、負帰還ループを持つバッファアンプで電圧源を構成したことにより、出力インピーダンスを無視できる程度に小さくすることができることから、出力インピーダンスを下げるためにデカップリングコンデンサ

を I C 内に設けたり、バイアス電流を増加するなどの対策を講じる必要がないため、I C 化の制約がなく、かつ消費電力を増すことなく、発光素子を電圧駆動できる。また、負荷電流の有無によらずスイッチ手段の出力電位を一定に制御できるため、当該スイッチ手段の O N / O F F に伴って駆動電圧が変動するのを防止できる。

【 0 1 0 9 】

請求項 4 に係る発明によれば、バッファアンプの出力に、スイッチ手段からみた発光素子の寄生容量よりも大きな容量手段を持たせたことにより、当該容量手段は負帰還による出力インピーダンスの低減効果が周波数と共に減少するのを補償し、またその容量がスイッチ手段からみた発光素子の寄生容量よりも大きいことで、負荷の有無で出力電圧が変動するのを抑えることができるため、発光素子の点灯時のオーバーシュートを防止できる。

【 0 1 1 0 】

請求項 5 に係る発明によれば、入力データに基づいて電圧源の出力電圧と発光素子をバイアスするバイアス電圧とを適宜切り替え、発光素子の消灯時にはあらかじめバイアス電圧を発光素子に印加しておくことにより、発光素子の駆動時に電圧源から発光素子に与える電圧の振幅を小さく抑えることができるため、発光素子の駆動モードに迅速に移行できる。

【 0 1 1 1 】

請求項 6 に係る発明によれば、レーザ素子を順バイアス状態にしかつレーザ発振閾値電圧よりも低い第 1 の電圧と、レーザ素子を順バイアス状態にしかつレーザ発振閾値電圧以上の第 2 の電圧とを適宜切り替えてレーザ素子の駆動端に直接印加するとともに、レーザ消灯時にはあらかじめ第 1 の電圧をレーザ素子に印加しておくことにより、駆動時にレーザ素子に印加する第 2 の電圧の振幅を小さく抑えることができるため、レーザ駆動（変調）モードに迅速に移行できる。

【 0 1 1 2 】

請求項 7 に係る発明によれば、構造上、端面発光レーザよりもレーザ光のビーム数を増やすのに有利な面発光レーザを、例えばレーザゼログラフィの分野において、そのレーザ光源として用いることにより、より高解像度化、より高速化

に大きく寄与できる。

【0113】

請求項8に係る発明によれば、複数のレーザ光を発光する複数の発光部を有する面発光型レーザにおいて、第1の電圧を2個以上の発光部に対して共通に印加することにより、第1の電圧を与える電圧源を発光部の数だけ設ける必要がなくなるため、電圧源全体の回路構成を簡略化できる。

【0114】

請求項9に係る発明によれば、負帰還回路およびその出力に接続されスイッチ手段から見たレーザ素子の寄生容量よりも大きな容量を有するコンデンサを含む第1、第2の電圧源において、出力からレーザ素子までの抵抗値がレーザ発光時のレーザ素子の微分抵抗値よりも小さいことにより、レーザ素子の駆動電圧の立ち上がり時定数を小さくできるため、レーザ素子の迅速な駆動が可能となる。

【0115】

請求項10に係る発明によれば、スイッチ手段の切り替えによる負帰還回路の出力電流の変動を補償する補償電流をレーザ素子の駆動端に供給する電流供給手段を有し、スイッチ手段の切り替えに同期してレーザ素子の駆動端に補償電流を流すことにより、スイッチ手段のON時の負帰還回路の出力電流の変動が抑えられるため、スイッチ手段をONした際の負荷変動による電圧源の過渡的な電圧変動を防止することができる。

【0116】

請求項11に係る発明によれば、レーザ素子の駆動端に補償電流を供給する電流供給手段において、スイッチ手段の切り替えに同期してレーザ素子の駆動端に対する電流源の接続／分離を行うことにより、スイッチ手段の状態に関わらず、負帰還回路の出力電流の変動が抑えられるため、スイッチ手段をONした際の負荷変動による電圧源の過渡的な電圧変動を防止することができる。

【0117】

請求項12に係る発明によれば、レーザ素子の駆動端に補償電流を供給する電流供給手段において、電流源を構成するMOSトランジスタとMOSスイッチとをデュアルゲートMOSトランジスタで形成することにより、両トランジスタの

接続部でのソースドレインの寄生容量を最小にできるため、MOSトランジスタで構成される電流源の応答速度を速くすることができる。

【図面の簡単な説明】

- 【図 1】 本発明の基本概念を示すブロック図である。
- 【図 2】 周知技術に係るエミッタフォロワを用いた電圧駆動回路を示す回路図である。
- 【図 3】 図 2 の等価回路図である。
- 【図 4】 図 2 の動作波形図である。
- 【図 5】 本発明の基本概念に基づく電圧駆動回路を示す回路図である。
- 【図 6】 図 5 の等価回路図である。
- 【図 7】 図 5 の動作波形図である。
- 【図 8】 本発明の一実施例に係る面発光レーザ駆動装置を示す回路図である。
- 【図 9】 1 c h 分の駆動制御回路の回路構成を示す回路図である。
- 【図 1 0】 本発明の一実施例に係る面発光レーザ駆動装置の回路動作を説明するためのタイミングチャートである。
- 【図 1 1】 1 c h 分の駆動制御回路の具体的な回路構成例を示す回路図である。
- 【図 1 2】 1 c h 分の駆動制御回路の具体的な回路構成の変形例を示す回路図である。
- 【図 1 3】 2 4 0 0 d p i、2 5 6 階調、3 6 ビームを想定した場合のプリント速度の電圧源出力インピーダンス依存性を示す図である。
- 【図 1 4】 端面発光レーザと面発光レーザとの V - I 特性を比較した図である。
- 【図 1 5】 面発光レーザの等価回路を示す図である。
- 【図 1 6】 端面発光レーザの等価回路を示す図である。
- 【図 1 7】 面発光レーザ駆動回路の配線を示す図である。
- 【図 1 8】 端面発光レーザ駆動回路の配線を示す図である。
- 【図 1 9】 面発光レーザの波形図である。

【図 2 0】 端面発光レーザの波形図である。

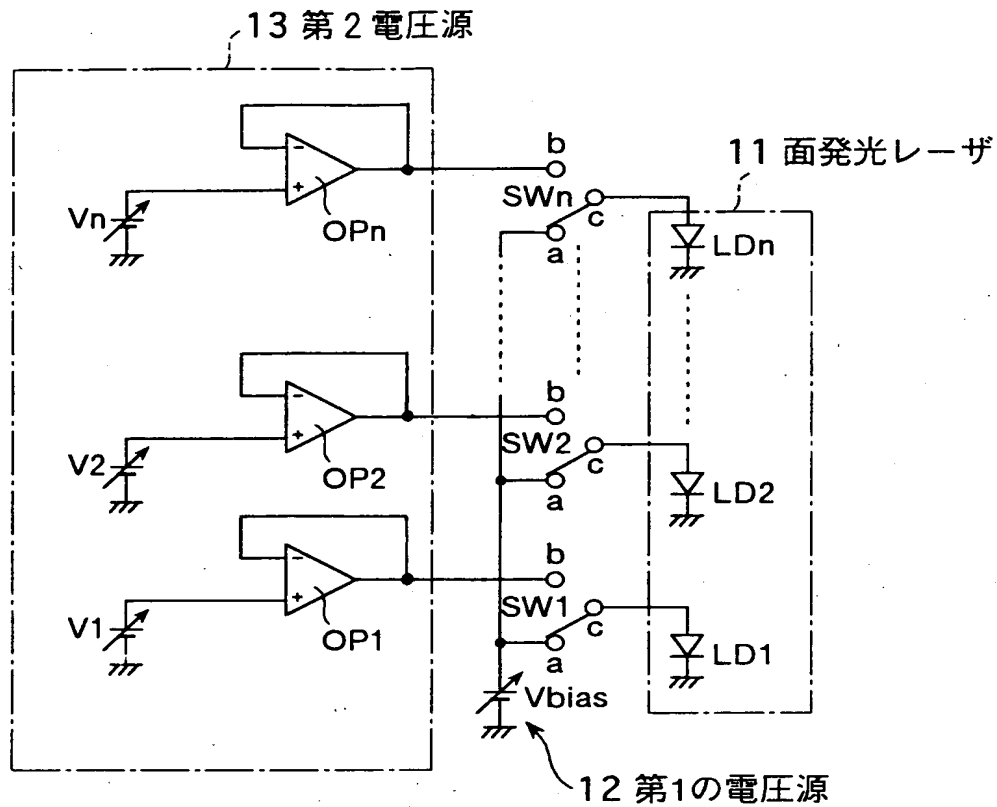
【図 2 1】 従来例に係る電圧駆動型レーザ駆動回路の回路構成を示す回路図である。

【符号の説明】

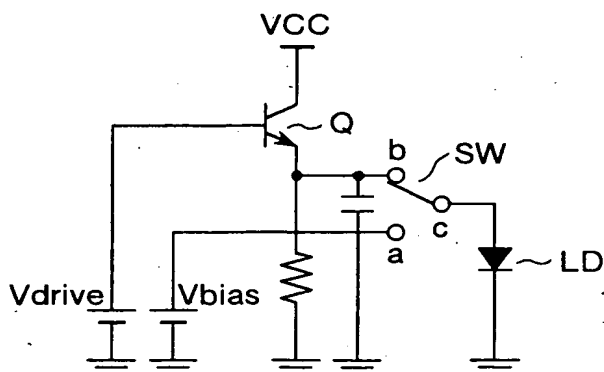
1 1, 2 1 …面発光レーザ、1 2, 2 2 …第 1 の電圧源、1 3, 2 3 …第 2 の電圧源、2 4 …光量検出回路、2 3 1, 2 3 5, 2 3 5', 2 4 1 …アンプ、2 3 3, 2 3 3 - 1 ~ 2 3 3 - 3 6 …駆動制御回路

【書類名】 図面

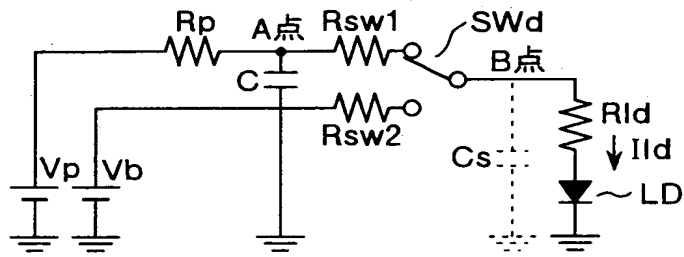
【図1】



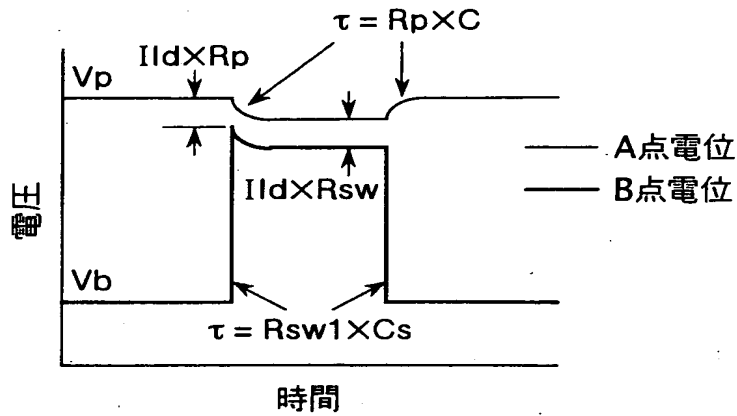
【図2】



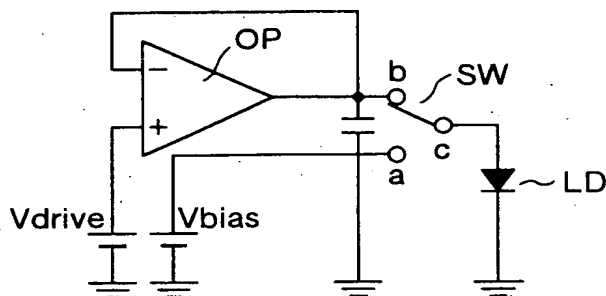
【図 3】



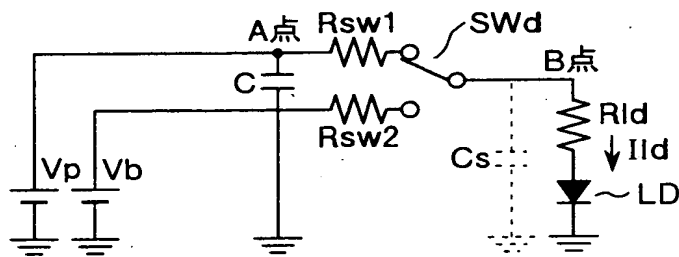
【図 4】



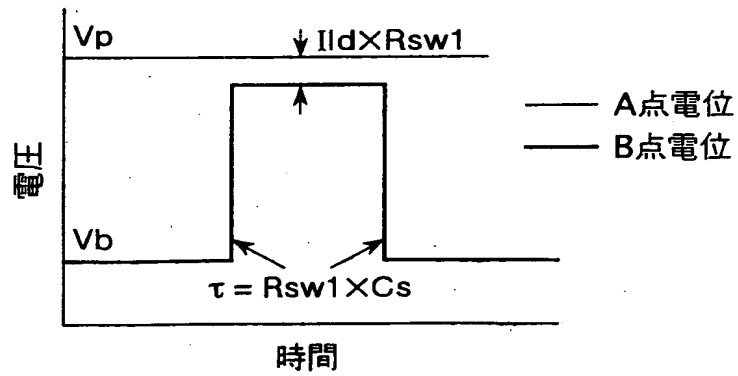
【図 5】



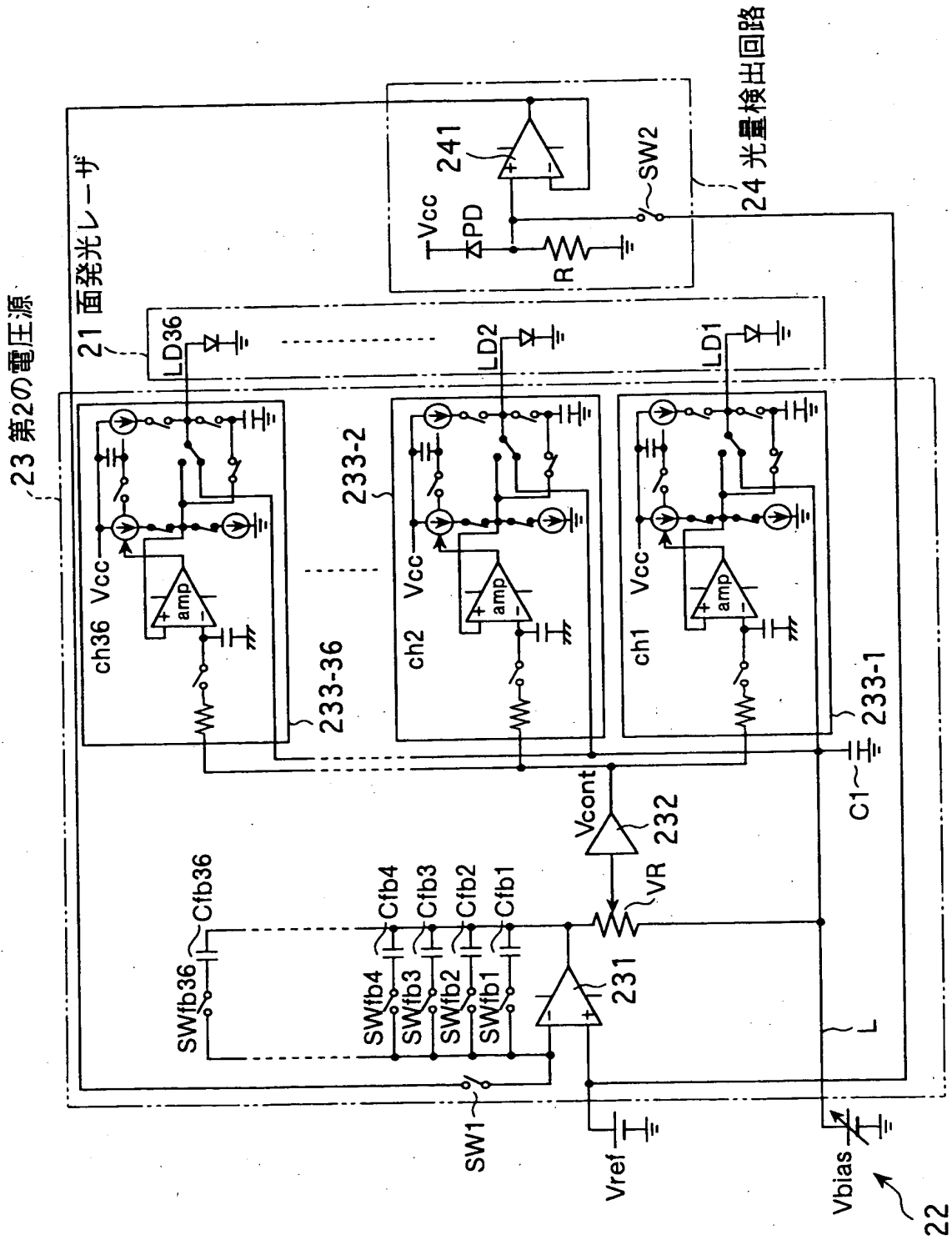
【図 6】



【図 7】

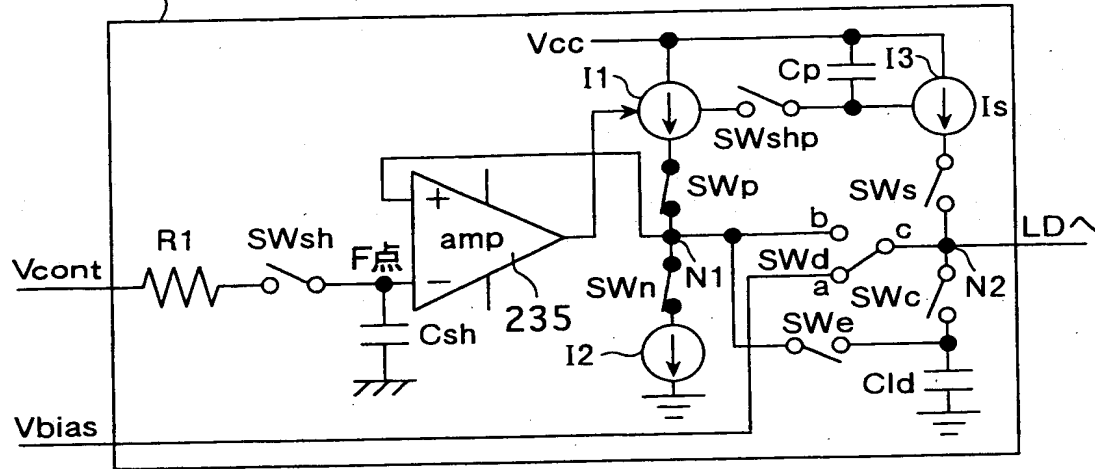


【図8】

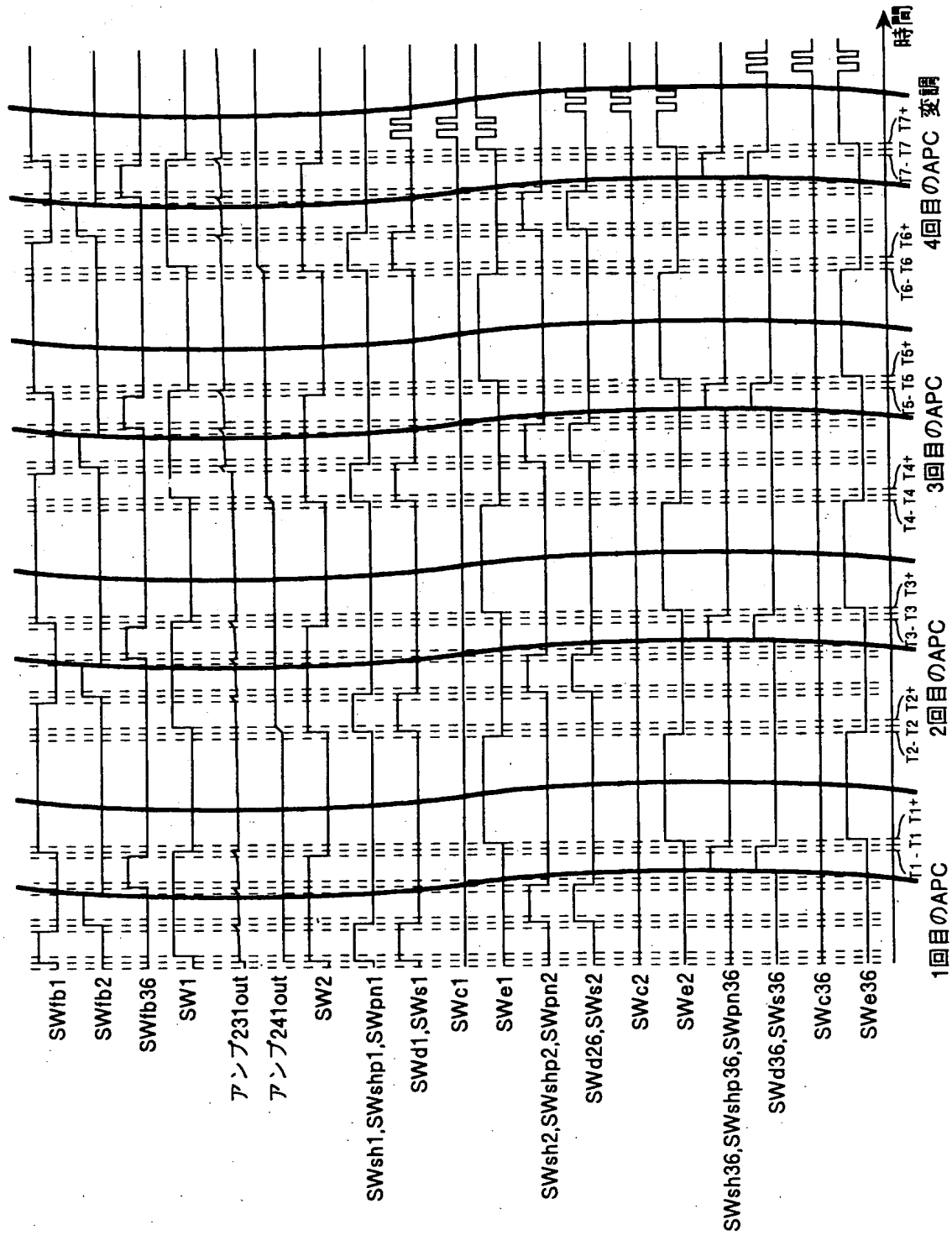


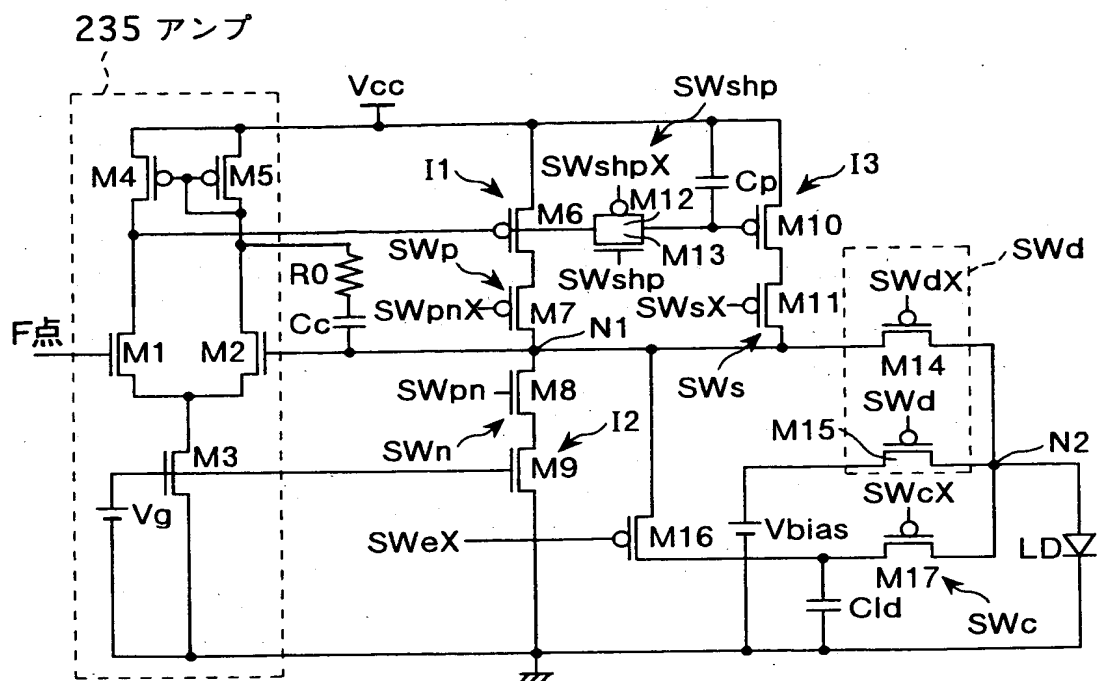
【図 9】

233 駆動制御回路

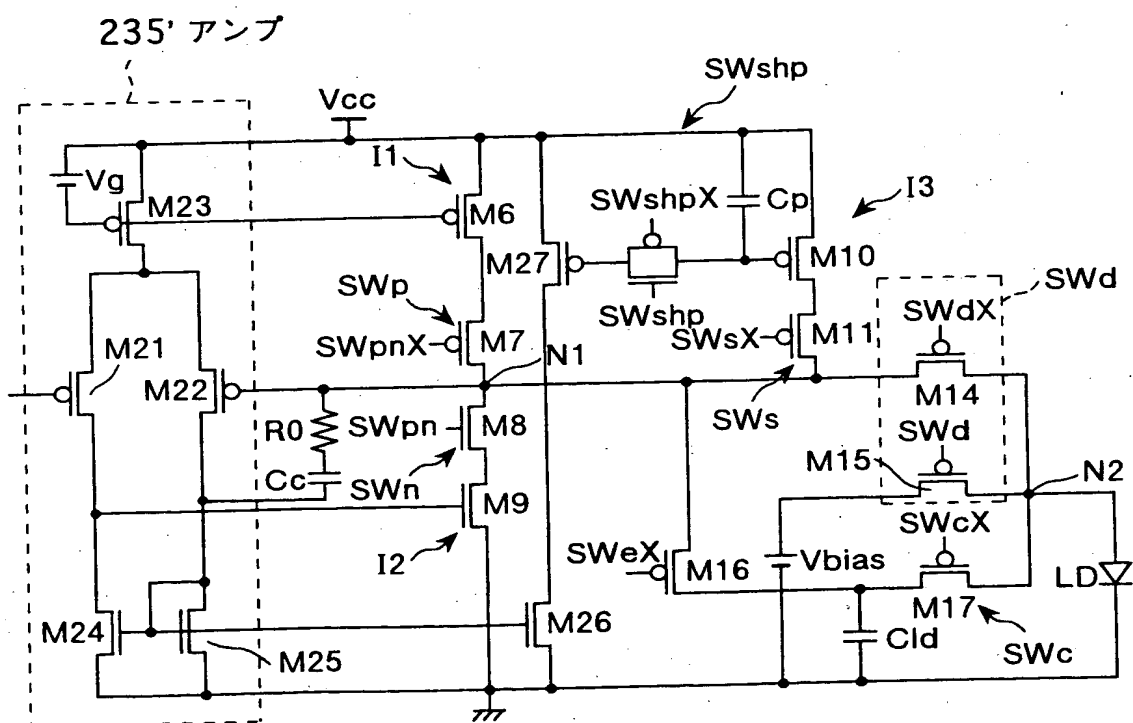


【図10】

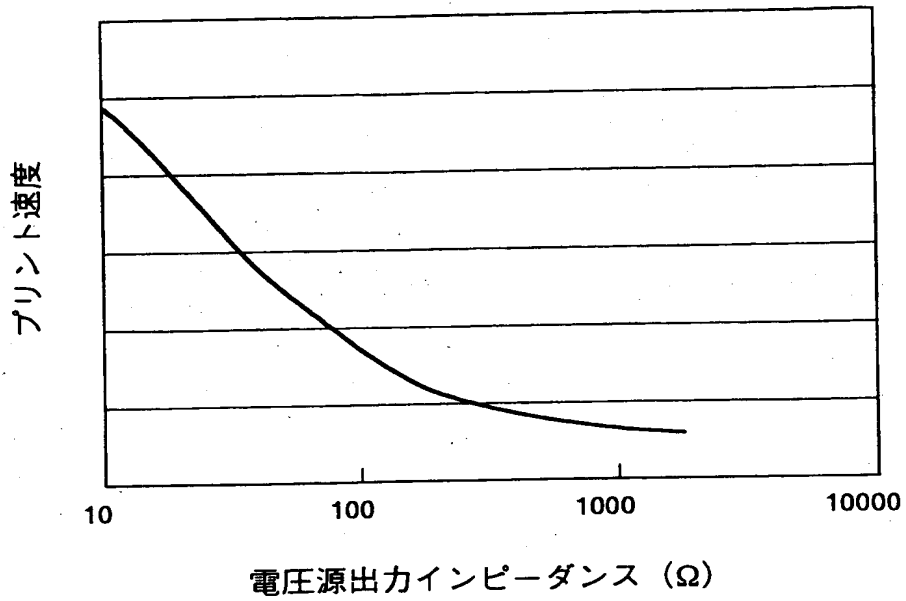




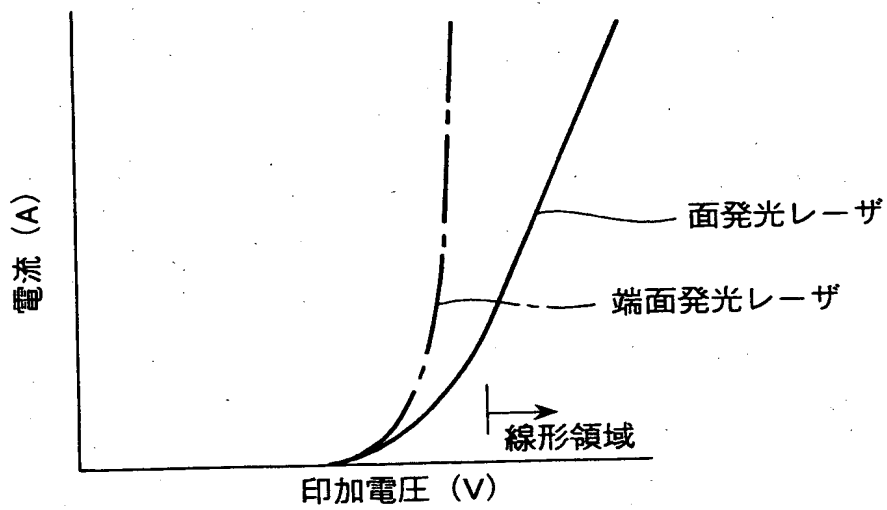
【图 12】



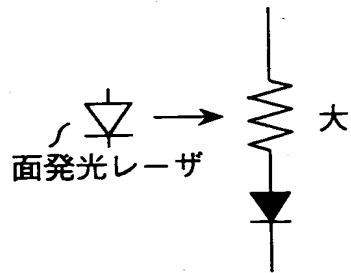
【図 13】



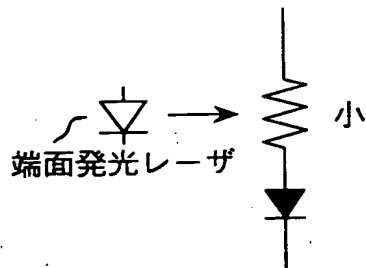
【図 14】



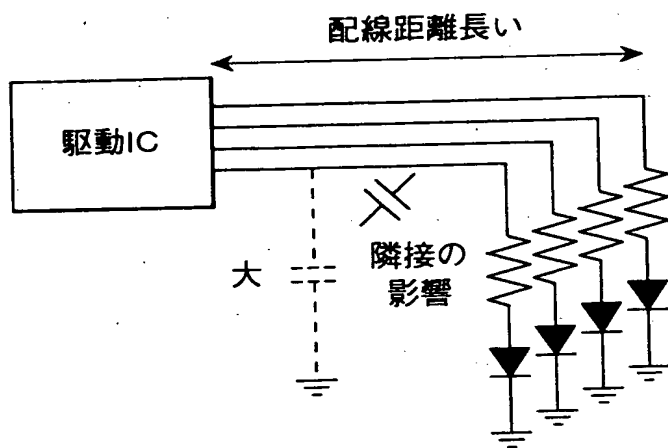
【図 15】



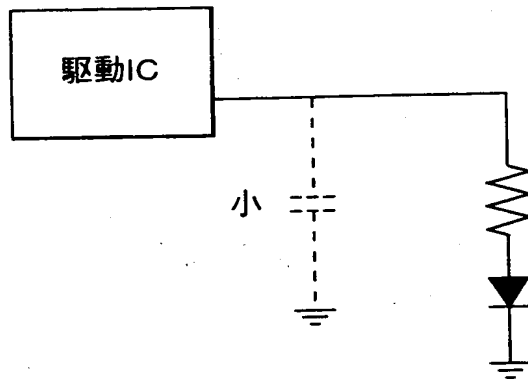
【図 16】



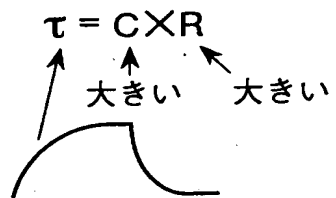
【図 17】



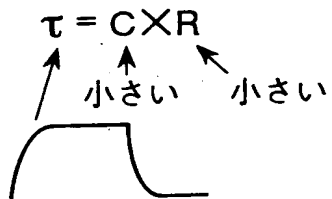
【図18】



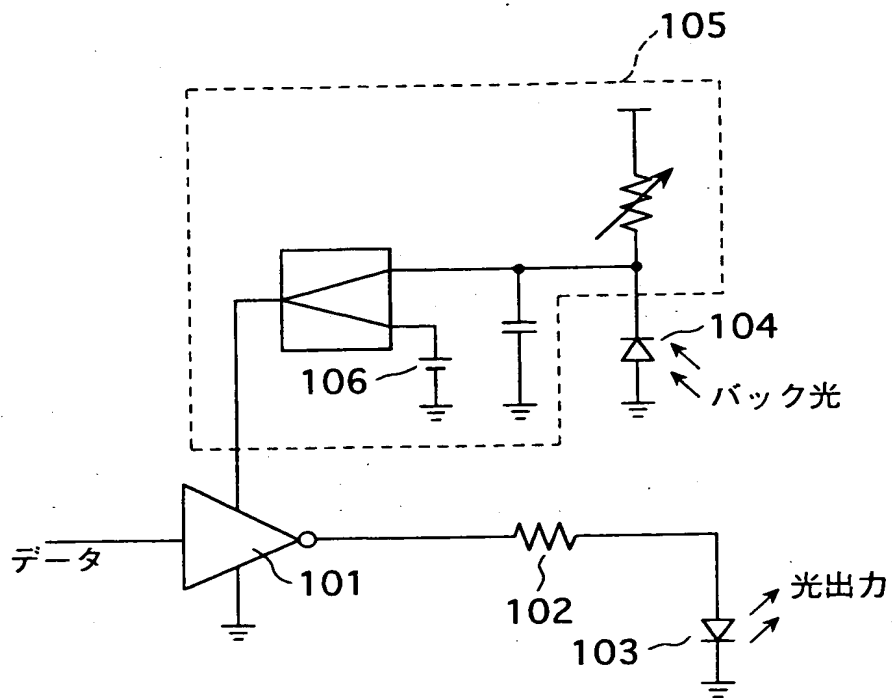
【図19】



【図20】



【図 2 1】



【書類名】 要約書

【要約】

【課題】 駆動回路と駆動対象の発光素子の駆動端との間に抵抗が介在すると、この抵抗が変調速度を抑える原因となり、変調速度の高速化の妨げとなる。

【解決手段】 面発光レーザ 1 1 の各発光部 LD 1 ~ LD n の駆動に当たって、各発光部 LD 1 ~ LD n を順バイアス状態にしかつレーザ発振閾値電圧よりも低いバイアス電圧 V b i a s と、レーザ発振閾値電圧以上の駆動電圧 V 1 ~ V n とをスイッチ SW 1 ~ SW n にて適宜切り替えて発光部 LD 1 ~ LD n の各駆動端に直接印加することによって各発光部 LD 1 ~ LD n を駆動するようにする。

【選択図】 図 1

認定・付加情報

特許出願の番号	特願2001-060403
受付番号	50100307599
書類名	特許願
担当官	第二担当上席 0091
作成日	平成13年 3月 6日

<認定情報・付加情報>

【提出日】	平成13年 3月 5日
-------	-------------

出 願 人 履 歴 情 報

識別番号 [000005496]

1. 変更年月日 1996年 5月29日
[変更理由] 住所変更
住 所 東京都港区赤坂二丁目17番22号
氏 名 富士ゼロックス株式会社